

PATENT
0941-0755P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: PENG, Yu-Chun et al. Conf.:
Appl. No.: NEW Group:
Filed: June 23, 2003 Examiner:
For: APPARATUS FOR DATA INPUT AND KEY
DETECTION METHOD THEREOF

L E T T E R

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

June 23, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
TAIWAN, R.O.C.	091125206	October 25, 2002

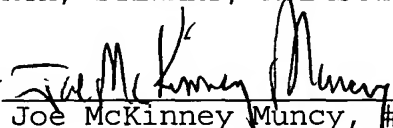
A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By

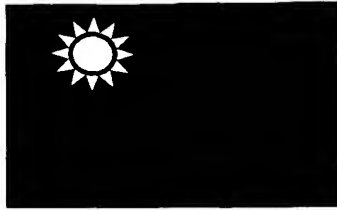

Joe McKinney Muncy, #32,334

KM/sll
0941-0755P

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

Attachment(s)

PENG, Yu-Chun et al.
June 23, 2003
BSKBLP
703 2058000
09410755P
1 of 1



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder：

申請日：西元 2002 年 10 月 25 日
Application Date

申請案號：091125206
Application No.

申請人：宏達國際電子股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 5 月 30 日
Issue Date

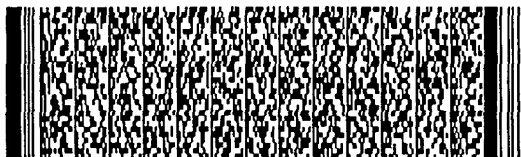
發文字號：09220534120
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	按鍵輸入電路及按鍵偵測方法
	英文	
二、 發明人	姓名 (中文)	1. 彭昱鈞 2. 蔡文華 3. 房國斌 4. 童子勳
	姓名 (英文)	1. Peng, Yu-Chun 2. Tsai Wen-Whah 3. Fang Kuo-Bing 4. Tung Tzu-Hsun
	國籍	1. 中華民國 2. 中華民國 3. 中華民國 4. 中華民國
	住、居所	1. 台北縣新店市寶強路6-3號1樓 2. 台北縣新店市寶強路6-3號1樓 3. 台北縣新店市寶強路6-3號1樓 4. 新店市寶強路6-3號1樓
三、 申請人	姓名 (名稱) (中文)	1. 宏達國際電子股份有限公司
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 桃園市龜山工業區興華路23號
	代表人 姓名 (中文)	1. 王雪紅
	代表人 姓名 (英文)	1.



四、中文發明摘要 (發明之名稱：按鍵輸入電路及按鍵偵測方法)

一種按鍵輸入電路，包括鍵盤電路、轉換暫存器及微控制器。其中，鍵盤電路具有多個按鍵並輸出一插斷信號，當按鍵之一被按壓時，鍵盤電路使插斷信號作用並產生一組與被按壓按鍵相對之位元資料。轉換暫存器接收一讀取致能信號及一時脈信號，當讀取致能信號作用時，轉換暫存器平行接收位元資料，並依據時脈信號之時序序列輸出位元資料。微控制器接收插斷信號接收插斷信號輸出讀取致能信號及時脈信號，序列地接收該組位元資料，並依據位元資料辨識被按壓按鍵。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

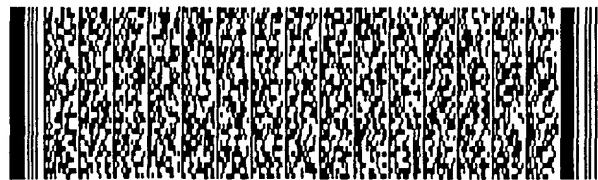
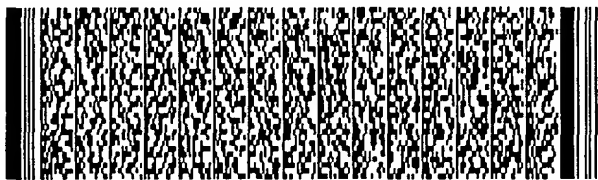
寄存號碼

無

五、發明說明 (1)

本發明係有關於一種按鍵輸入電路及按鍵偵測方法，特別有關於一種可節省系統資源及電力消耗之按鍵輸入電路與按鍵偵測方法。

一般在按鍵輸入電路的設計上，比較常使用的方式大概有直接型及矩陣型兩種電路。所謂直接型之按鍵輸入電路，是指將輸入的按鍵，直接連接至控制器的GPIO(General Purpose Input and Output，一般功能輸入)腳位，由控制器本身來直接判斷輸入按鍵的狀況。此種電路的好處為做法簡單、直接。相對的，因為將按鍵直接接至控制器的GPIO腳位，則當按鍵的數目較多時，則需要較多的控制器GPIO腳位。然而控制器的GPIO腳位均有一定之數目限制，設計者無法無限制的浪費GPIO腳位在按鍵輸入電路上。因此，直接型的按鍵輸入電路並無法應用在按鍵數目較多的電路設計上。一般使用直接型按鍵輸入電路時，亦需考慮控制器本身的輸入腳位是否具有插斷功能，若使用的輸入腳位不具插斷功能時，則控制器本身為判斷是否有按鍵輸入時，需使用不斷查詢的方式來監視輸入腳位的狀況，若為這種情況時，則按鍵輸入電路將會相對佔據控制器較高的使用頻寬及資源。矩陣型按鍵輸入電路，即是為了節省控制器GPIO腳位之使用而衍生，該種按鍵輸入電路，係採用矩陣方式佈置，將按鍵置於矩陣節點上，並以掃描的方式，將輸入按鍵矩陣的狀況回報給控制器，藉以達成按鍵輸入的功能。此種電路由於需控制器不斷掃描輸入按鍵所組成的矩陣狀況，使控制器本身需要一



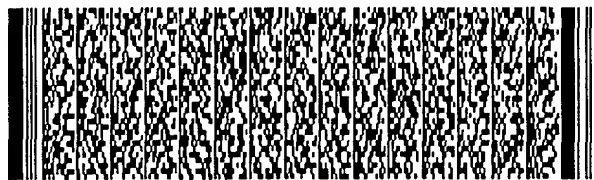
五、發明說明 (2)

較為複雜的演算法來運作，亦造成一些額外的電力消耗及控制器的資源需求；此外，輸入按鍵電路所組成的矩陣，其行信號與列信號亦需接至控制器的輸入腳位，其所需要的控制器輸入腳位數目在一定按鍵數目之下時，並沒有顯著的減少。故矩陣型按鍵輸入電路一般需應用在輸入按鍵較多的設計上。

在個人數位助理(Personal Digital Assistance, PDA)的應用中，一般在輸入按鍵的數目設計，需權衡產品訴求功能與體積的兼顧，並無法太過精簡。其輸入按鍵的數目若使用矩陣式按鍵輸入電路設計，則所需之控制器GPIO腳位並沒有辦法顯著的減少。且控制器需不斷掃描按鍵矩陣，造成的電力消耗及系統資源損耗，在強調使用電力壽命的PDA應用上，是較無法接受的。若使用直接型按鍵輸入電路，則需考慮該電路佔用太多的控制器GPIO腳位，造成電路的設計不易。

為了解決上述問題，本發明提供一種新型的按鍵輸入電路及按鍵偵測方法，能有效降低控制器GPIO腳位的需求使用數目，降低控制器資源的使用及電力的耗散，並簡化控制器的演算法。

依據上述目的，本發明提供一種按鍵輸入電路及按鍵偵測方法，按鍵輸入電路包括一鍵盤電路、一轉換暫存器及一微控制器。其中，鍵盤電路具有複數按鍵，當該些按鍵之一被按壓時該鍵盤電路，輸出插斷信號及一組與該被按壓按鍵相對之位元資料。微控制器接收插斷信號，並輸



五、發明說明 (3)

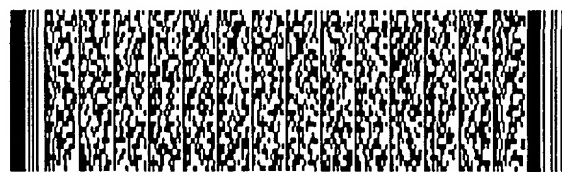
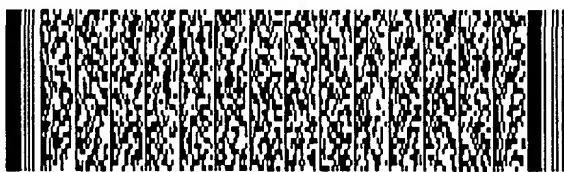
出讀取致能信號及時脈信號。轉換暫存器接收讀取致能信號及時脈信號，用以平行接收該組位元資料，並依據時脈信號序列輸出該組位元資料。微控制器再序列接收該組位元資料，並依據該組位元資料辨識該被按壓按鍵。

本發明提供另一種按鍵輸入電路及按鍵偵測方法，按鍵輸入電路包括一鍵盤電路、一振盪器、一方波產生器及一處理器。其中，鍵盤電路具有複數個按鍵，每個按鍵係與一電阻電性連接，電阻又與一電容電性連接。當有一按鍵被按壓時，鍵盤電路輸出與被按壓按鍵相對之按鍵信號，其量值等於電阻之電阻值與電容之電容值的乘積（RC值）。振盪器依據按鍵信號產生頻率與按鍵信號相對之弦波振盪信號。方波產生器接收該弦波振盪信號而產生頻率與與弦波振盪信號相同之方波信號。處理器依據方波信號識別該被按壓的按鍵。

以下，就圖式說明本發明之一種按鍵輸入電路及按鍵偵測方法之實施例。

實施例

第1圖係本發明之第一實施例中之按鍵輸入電路。其中包括處理器11、方波產生器12、頻率產生器13及鍵盤電路14。鍵盤電路14具有多個按鍵（第1圖中未顯示），並提供多個電阻-電容值（RC值），當按鍵之一被按壓時，鍵盤電路14提供與被按壓按鍵相對之電阻-電容值。頻率產生器13，即振盪器，依據鍵盤電路14提供之電阻-電容值產生一具有與RC值相對頻率之弦波振盪信號。方波產生器12



五、發明說明 (4)

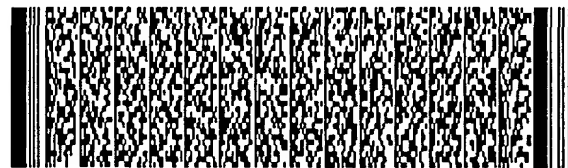
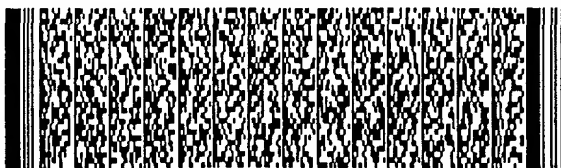
接收此弦波振盪信號而產生一具有與弦波振盪信號相同頻率之方波信號。處理器11則使用此方波信號識別被按壓按鍵。

第2圖係第一實施例中之頻率產生器13與鍵盤電路14。鍵盤電路14中之按鍵係開關221、222(此處以兩個按鍵為例，以方便說明)，鍵盤電路14更包括一電容24及電阻233、234，開關221、222分別連接於電阻233、234與振盪器13之間，電阻233、234則分別連接於電容24與開關221、222之間，電容24與電阻233、234連接之一端連接至振盪器13，而另一端則接地。

此外，振盪器13包括一運算放大器21及電阻231、232。運算放大器21，具有一負輸入端IN-及輸出端Vo分別連接至鍵盤電路14之電容24及按鍵開關221、222。電阻231具有一第一端接地，一第二端連接至運算放大器21之一正輸入端IN+。電阻232連接於運算放大器21之輸出端Vo與正輸入端IN+之間。

由第2圖可以看出，當按鍵221或222被按壓而形成閉合時，會提供一自輸出端Vo至負輸入端IN-之RC回饋路徑，此路徑中之電容值固定(由電容24提供)，但電阻值會隨被按壓按鍵之不同而為電阻221或222之阻值。因此可在運算放大器21之輸出端Vo產生相對於被按壓按鍵頻率之弦波振盪信號。

第3圖係本發明之第一實施例之按鍵輸入電路所執行之按鍵偵測方法之流程圖。



五、發明說明 (5)

首先，在步驟71中，當按鍵221、222之一被按壓時，鍵盤電路14經由電容24及電阻233或234提供一相對之電阻-電容值。

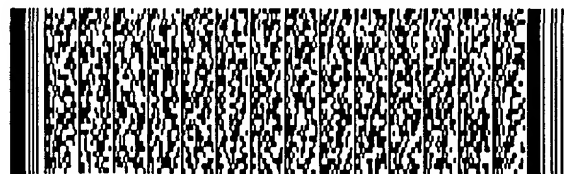
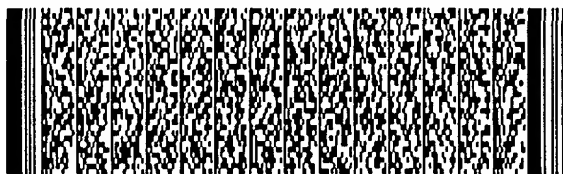
接著，在步驟72中，頻率產生器13依據鍵盤電路14所提供之電阻-電容值產生具有一相對頻率之弦波振盪信號 V_o 。

然後，在步驟73中，方波產生器12接收弦波振盪信號 V_o 而產生具有與弦波振盪信號相同頻率之方波信號。

最後，在步驟74中，處理器11接收方波信號並識別被按壓按鍵為按鍵233或234。

第4圖係本發明之第二實施例中之按鍵輸入電路。此處以兩個按鍵為例，以方便說明。其中包括由按鍵331、332、電阻341、342、343組成之鍵盤電路、並列/串列轉換暫存器32及一微控制器31。按鍵331、332係開關裝置，電阻342、343之第一端連接至相對開關裝置331、332之第一端，電阻341之第一端接收一高供應電壓 V_{cc} ，第二端連接至電阻342、343之第二端，且開關裝置331、332之第二端接地。

當按鍵331、332之一被按壓時，鍵盤電路輸出一插斷信號KEY_PRESS#，(拉至低電位，如第5A圖所示)並產生一組與被按壓按鍵相對之位元資料。如當按鍵332被按壓時，會產生一組位元資料(0, 1)，其中0代表未被按壓之按鍵331所送出之位元，而1代表被按壓按鍵332送出之位元。微控制器31接收插斷信號KEY_PRESS#，並依據插斷信

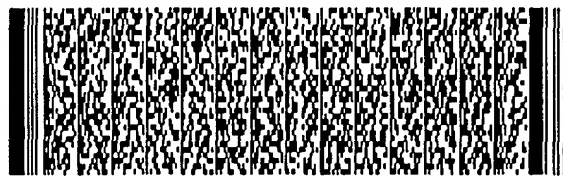
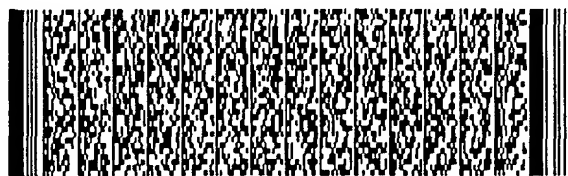


五、發明說明 (6)

號KEY_PRESS#輸出讀取致能信號KEY_SERSL(如第5B圖所示)及一時脈信號KEY_SERCLK(如第5C圖所示)。並列/串列轉換暫存器32接收微控制器31輸出之讀取致能信號KEY_SERSL及時脈信號KEY_SERCLK。讀取致能信號KEY_SERSL用以使並列/串列轉換暫存器32平行接收來自按鍵之位元資料組(在此例中為兩個位元)，並依據時脈信號KEY_SERCLK之上升與下降邊緣出現之時序序列輸出此組位元資料KEY_SERIN至微控制器31。微控制器31序列接收位元資料KEY_SERIN，依據接收之位元資料辨識被按壓之按鍵。

在插斷信號KEY_PRESS#因按鍵331、332被按壓而具有一低電位後，微控制器31會將插斷信號KEY_PRESS#由輸入信號變為輸出信號且強迫輸出一高電位(如第5A圖所示)，以利按鍵位元資料之產生。此外，微控制器31會每隔一固定時間輸出讀取致能信號KEY_SERSL(拉至低電位，如第5B圖所示)，判斷使用者是仍持續按壓按鍵不放直至無任何按鍵被觸動。當微控制器31依所接收之位元資料KEY_SERIN判斷使用者已放開按鍵後，便將插斷信號KEY_PRESS#再變回輸入信號，等待下一次插斷信號作用。

第6A及6B圖係第二實施例中之並列/串列轉換暫存器電路。此並列/串列轉換暫存器電路係一8位元之並列/串列轉換暫存器(第二實施例中以2個按鍵為例，使用一個8位元之並列/串列轉換暫存器之情形下可最多配合使用8個按鍵)。其中包括了各8個的反及開322、323、8個正反器



五、發明說明 (7)

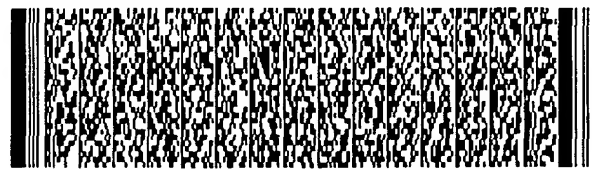
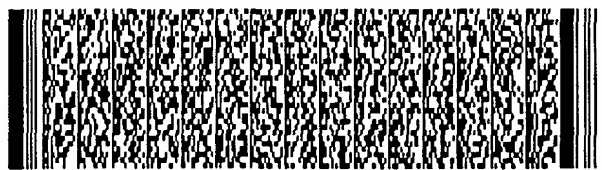
321、反向器320、325~329及反及閘324。每一反及閘322接收經由反向器320反向後之讀取致能信號KEY_SERSL及每一個按鍵所產生之一個位元D0~D7之一，且當讀取致能信號作用KEY_SERSL時，經由反及閘322輸出反向位元D0~D7之一。每一正反器321具有輸入端SD、RD、D及CP及一輸出端Q，每一正反器321之輸出端Q與下一個正反器321之輸入端D相互串聯，當讀取致能信號KEY_SERSL作用時，每一正反器321之輸入端CP接收經由反及閘324、反向器328送之時脈信號KEY_SERCLK，且輸入端SD亦接收經反及閘323輸出之位元D0~D7之一並被送至輸出端Q，再隨時脈信號KEY_SERCLK之時序依序被向下一個正反器321推進。最後，這些位元D0~D7便可經由輸出端Q7被序列式地輸出。

在第二實施例中，除了在使用一個8位元並列/串列轉換暫存器時可配合8個按鍵外，亦可將多個8位元並列/串列轉換暫存器串聯而進行按鍵數目之擴充(將一個8位元並列/串列轉換暫存器之輸入端DS與另一8位元並列/串列轉換暫存器之輸出端Q7連接)，因此並列/串列轉換暫存器之數目可視按鍵數之需要而增加。

第7圖係本發明之第二實施例之按鍵輸入電路執行之按鍵偵測方法之流程圖。

首先，在步驟61中，當按鍵331、332之一被按壓時使插斷信號KEY_PRESS#作用並由微控制器31產生一組與被按壓按鍵相對之位元資料KEY_SERIN。

接著，在步驟62中，當插斷信號KEY_PRESS#作用時，



五、發明說明 (8)

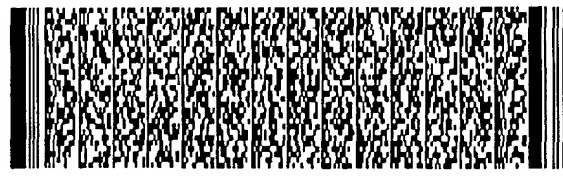
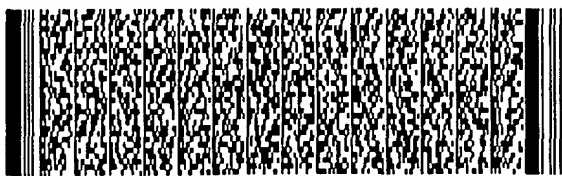
微控制器31輸出一讀取致能信號KEY_SERSL及一時脈信號KEY_SERCLK。

然後，在步驟63中，依據讀取致能信號KEY_SERSL平行接收位元資料KEY_SERIN，並依據時脈信號KEY_SERCLK之時序序列輸出位元資料KEY_SERIN。

最後，在步驟64中，依據位元資料KEY_SERIN辨識被按壓按鍵為按鍵331或332。

綜合上述，本發明提供一種新型的按鍵輸入電路及按鍵偵測方法，利用按鍵對應到不同之RC值，由振盪器產生不同頻率之弦波，送入方波產生器生成方波，再傳送到處理器偵測此訊號之頻率，或者利用按鍵之配置由並列輸入轉換成串列輸入之方式，並利用控制器插斷，通知控制器辨別使用者所輸入按鍵之功能，可達成有效節省控制器一般功能輸出入腳位之使用數目及電路設計所需之元件數目，以及節省系統資源及電力消耗等要求。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖係本發明之第一實施例中之按鍵輸入電路；

第2圖係本發明第一實施例中之頻率產生器與鍵盤電路；

第3圖係本發明第一實施例中之按鍵輸入電路所執行之按鍵偵測方法之流程圖；

第4圖係本發明之第二實施例中之按鍵輸入電路；

第5A~5C圖係本發明第二實施例中之信號時序圖；

第6A及6B圖係本發明第二實施例中之並列/串列轉換暫存器電路；

第7圖係本發明第二實施例中之按鍵輸入電路所執行之按鍵偵測方法之流程圖。

[符號說明]

11~處理器；

12~方波產生器；

13~頻率產生器；

14~鍵盤電路；

21~運算放大器；

221、222、331、332~按鍵；

231-234、341-343~電阻；

24~電容；

31~微控制器；

32~並列/串列轉換暫存器；

321~正反器；

322、323、324~反及閘；



圖式簡單說明

320、325-329~ 反 向 器 。



六、申請專利範圍

1. 一種按鍵輸入電路，包括：

一鍵盤電路，具有複數個按鍵，當該些按鍵之一被按壓時，該鍵盤電路輸出一插斷信號，並輸出與該被按壓按鍵相對之一組位元資料，其中，該組位元資料具有複數個位元資料；

一轉換暫存器，用以接收一讀取致能信號及一時脈信號，並依據該讀取致能信號平行地接收該組位元資料，及依據該時脈信號之時序序列地輸出該組位元資料；以及

一微控制器，依據該插斷信號輸出該讀取致能信號及該時脈信號，並序列接收該組位元資料，依據該組位元資料辨識該被按壓按鍵。

2. 如申請專利範圍第1項所述之按鍵輸入電路，其中該些按鍵係複數開關裝置，該鍵盤電路更包括複數個第一阻抗與一第二阻抗，每該第一阻抗之第一端分別連接至相對之每該開關裝置之第一端，該第二阻抗之第一端接收一第一電位，第二端連接至該些第二阻抗之第二端，且該些開關裝置之第二端接收一第二電位。

3. 如申請專利範圍第2項所述之按鍵輸入電路，其中該第一電位係一高供應電壓，該第二電位係一接地電位。

4. 如申請專利範圍第1項所述之按鍵輸入電路，其中該轉換暫存器包括：

複數個邏輯閘，每該邏輯閘接收該讀取致能信號及該組位元資料中之一位元資料，且依據該讀取致能信號，輸出該位元資料；



六、申請專利範圍

複數個正反器，每該正反器具有一第一輸入端、一第二輸入端、一第三輸入端及一輸出端，每該正反器之該輸出端係與相鄰之該正反器之該第二輸入端串聯，依據該讀取致能信號，每該正反器之該第三輸入端接收該時脈信號，且該第一輸入端自該些邏輯閘之一接收該位元資料，並自該第二輸入端輸出。

5. 如申請專利範圍第1項所述之按鍵輸入電路，其中該插斷信號係為一低電位。

6. 如申請專利範圍第1項所述之按鍵輸入電路，其中該讀取致能信號係為一低電位。

7. 如申請專利範圍第1項所述之按鍵輸入電路，其中該組位元資料具有8個位元資料。

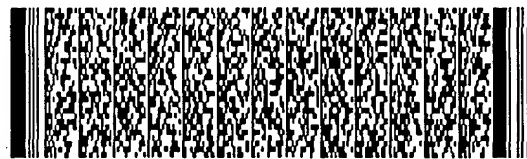
8. 一種按鍵輸入電路，包括：

一鍵盤電路，具有複數個按鍵，當該些按鍵之一被按壓時，該鍵盤電路輸出一插斷信號，並輸出與該被按壓按鍵相對之一組位元資料，其中，該組位元資料具有複數個位元資料；

一控制電路，與該鍵盤電路電性連接，依據該插斷信號輸出一讀取致能信號及一時脈信號；

一轉換暫存器，分別與該鍵盤電路及該控制電路電性連接，用以接收該讀取致能信號及該時脈信號，並依據該讀取致能信號平行地接收該組位元資料，及依據該時脈信號之時序序列地輸出該組位元資料；以及

一辨識電路，與該轉換暫存器電性連接，用以序列地



六、申請專利範圍

接收該組位元資料，並依據該組位元資料辨識該被按壓按鍵。

9. 如申請專利範圍第8項所述之按鍵輸入電路，其中，該控制電路及該辨識電路係設置於一微控制器中。

10. 如申請專利範圍第8項所述之按鍵輸入電路，其中該插斷信號係為一低電位。

11. 如申請專利範圍第8項所述之按鍵輸入電路，其中該讀取致能信號係為一低電位。

12. 如申請專利範圍第8項所述之按鍵輸入電路，其中該組位元資料具有8個位元資料。

13. 一種按鍵偵測方法，用於一按鍵輸入電路，該按鍵輸入電路至少包括具有複數個按鍵之一鍵盤電路、一轉換暫存器及一微控制器，該按鍵輸入方法包括：

當該些按鍵之一被按壓時，該鍵盤電路輸出一組位元資料，其中，該組位元資料係與該被按壓按鍵相對應，且該組位元資料具有複數個位元資料；

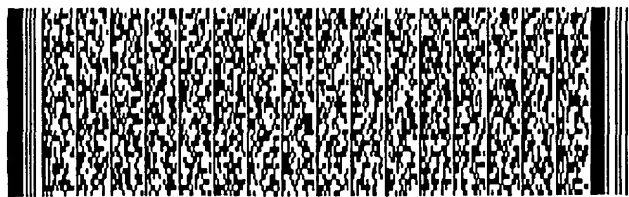
該組位元資料平行地輸入至該轉換暫存器，並序列地自該轉換暫存器輸出；以及

該組位元資料序列地輸入至該微控制器，該微控制器依據該組位元資料辨識該被按壓按鍵。

14. 如申請專利範圍第13項所述之按鍵偵測方法，其中該組位元資料具有8個位元資料。

15. 一種按鍵輸入電路，包括：

一鍵盤電路，具有複數個按鍵，每該按鍵係與一電阻



六、申請專利範圍

電性連接，該電阻係與一電容電性連接，當該些按鍵之一被按壓時，該鍵盤電路輸出與該被按壓按鍵相對之一按鍵信號，其中，該按鍵信號之量值係由該電阻之電阻值及該電容之電容值所決定；

一振盪器，與該鍵盤電路電性連接，依據該按鍵信號輸出與按鍵信號相對應之一弦波振盪信號；

一方波產生器，與該振盪器電性連接，接收該弦波振盪信號輸出與該弦波振盪信號對應之一方波信號；以及

一處理器，與該方波產生器電性連接，用以依據該方波信號識別該被按壓按鍵。

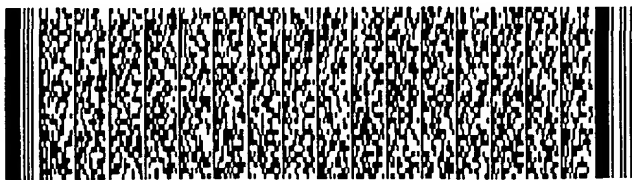
16. 如申請專利範圍第15項所述之按鍵輸入電路，其中，該按鍵信號之量值係為該電阻之電阻值與該電容之電容值之乘積。

17. 如申請專利範圍第16項所述之按鍵輸入電路，其中，分別與該些按鍵相對應之該些按鍵信號之量值皆不相同。

18. 如申請專利範圍第15項所述之按鍵輸入電路，其中該弦波振盪信號之頻率係對應於該按鍵信號之量值。

19. 如申請專利範圍第15項所述之按鍵輸入電路，其中該方波振盪信號之頻率係對應於該弦波振盪信號之頻率。

20. 如申請專利範圍第19項所述之按鍵輸入電路，其中該方波振盪電路之頻率係與該弦波振盪信號之頻率相同。



六、申請專利範圍

21. 如申請專利範圍第15項所述之按鍵輸入電路，其中每該按鍵實質上係為一開關，該些開關皆與該振盪器之一輸出端電性連接。

22. 如申請專利範圍第15項所述之按鍵輸入電路，其中，分別與該些按鍵電性連接之該些電阻皆與該振盪器電性連接。

23. 如申請專利範圍第22項所述之按鍵輸入電路，其中，該些電阻係與該振盪器之一負輸入端電性連接。

24. 如申請專利範圍第22項所述之按鍵輸入電路，其中，該電容係為一共同電容，該電容具有一第一端與該些電阻及該振盪器電性連接，及一第二端係接地。

25. 如申請專利範圍第15項所述之按鍵輸入電路，其中該振盪器包括：

一運算放大器，具有一負輸入端及一輸出端分別與該鍵盤電路電性連接；

一第一電阻，具有一第一端係接地及一第二端與該運算放大器之一正輸入端電性連接；以及

一第二電阻，分別與該運算放大器之該輸出端與該正輸入端電性連接。

26. 如申請專利範圍第25項所述之按鍵輸入電路，其中該些按鍵係分別與複數個電阻電性連接，且該些電阻皆與一共同電容電性連接，該些按鍵皆與該運算放大器之該輸出端電性連接，該些電阻及該共同電容皆與該運算放大器之該負輸入端電性連接。



六、申請專利範圍

27. 一種按鍵偵測方法，用於一按鍵輸入電路，該按鍵輸入電路至少具有一鍵盤電路，該鍵盤電路具有複數個按鍵，該按鍵偵測方法包括以下步驟：

當該些按鍵之一被按壓時，輸出一按鍵信號，其中，該按鍵信號之量值係與該被按壓按鍵相對應；

依據該按鍵信號輸出相對應之一弦波振盪信號；

依據該弦波振盪信號輸出相對應之一方波信號；以及使用該方波信號識別該被按壓按鍵。

28. 如申請專利範圍第27項所述之按鍵偵測方法，其中，每該按鍵係與一電阻電性連接，該電阻係與一電容電性連接，與該被按壓按鍵相對之該按鍵信號之量值係由該電阻之電阻值及該電容之電容值所決定。

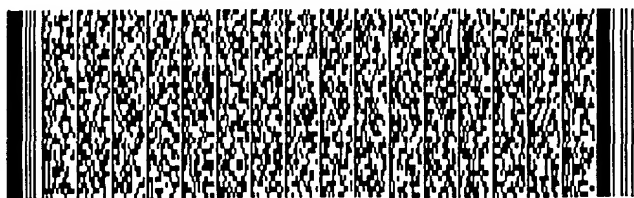
29. 如申請專利範圍第28項所述之按鍵偵測方法，其中，該按鍵信號之量值係為該電阻之電阻值與該電容之電容值之乘積。

30. 如申請專利範圍第27項所述之按鍵偵測方法，其中，分別與該些按鍵相對應之該些按鍵信號之量值皆不相同。

31. 如申請專利範圍第27項所述之按鍵偵測方法，其中該弦波振盪信號之頻率係對應於該按鍵信號之量值。

32. 如申請專利範圍第31項所述之按鍵偵測方法，其中該方波振盪信號之頻率係對應於該弦波振盪信號之頻率。

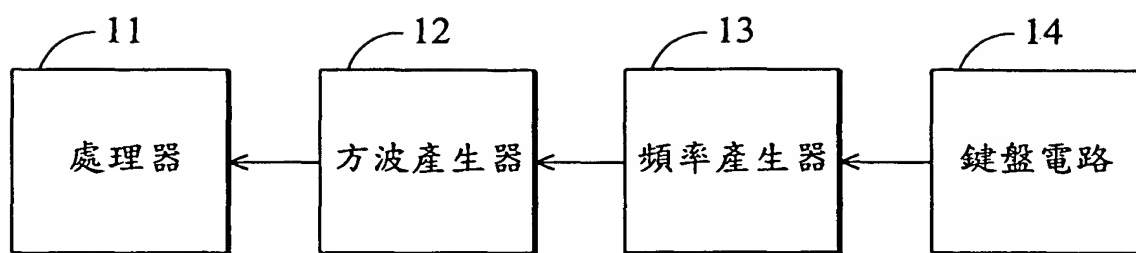
33. 如申請專利範圍第32項所述之按鍵偵測方法，其



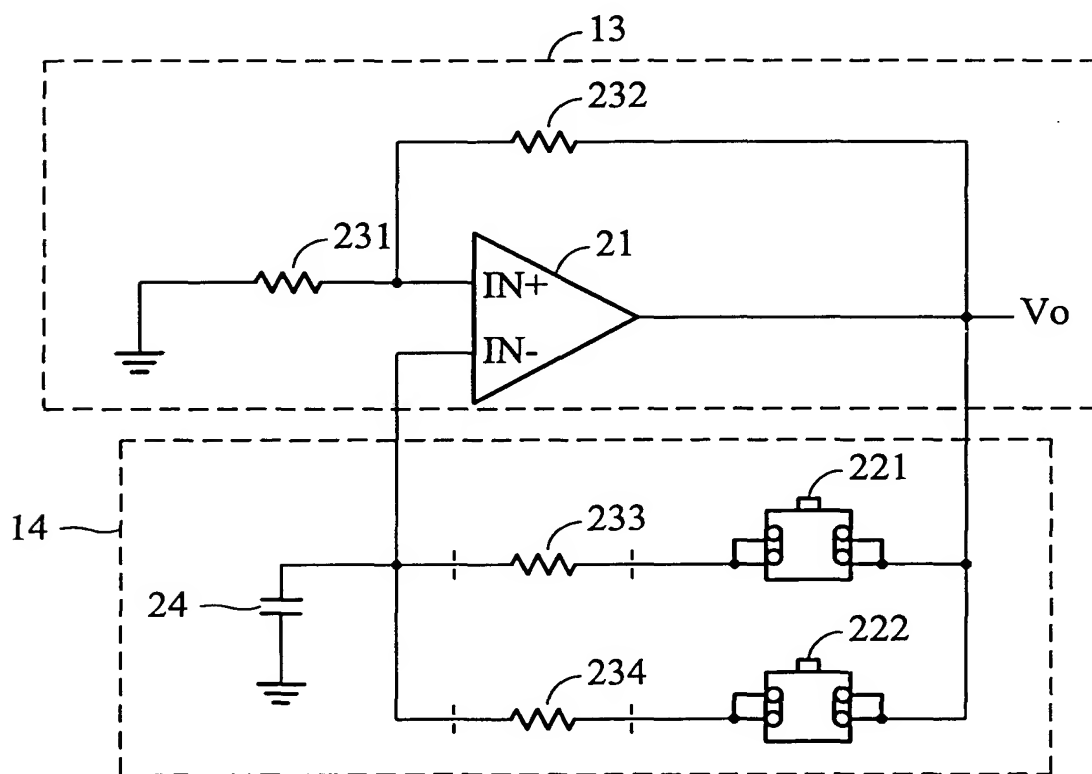
六、申請專利範圍

中該方波振盪電路之頻率係與該弦波振盪信號之頻率相同。

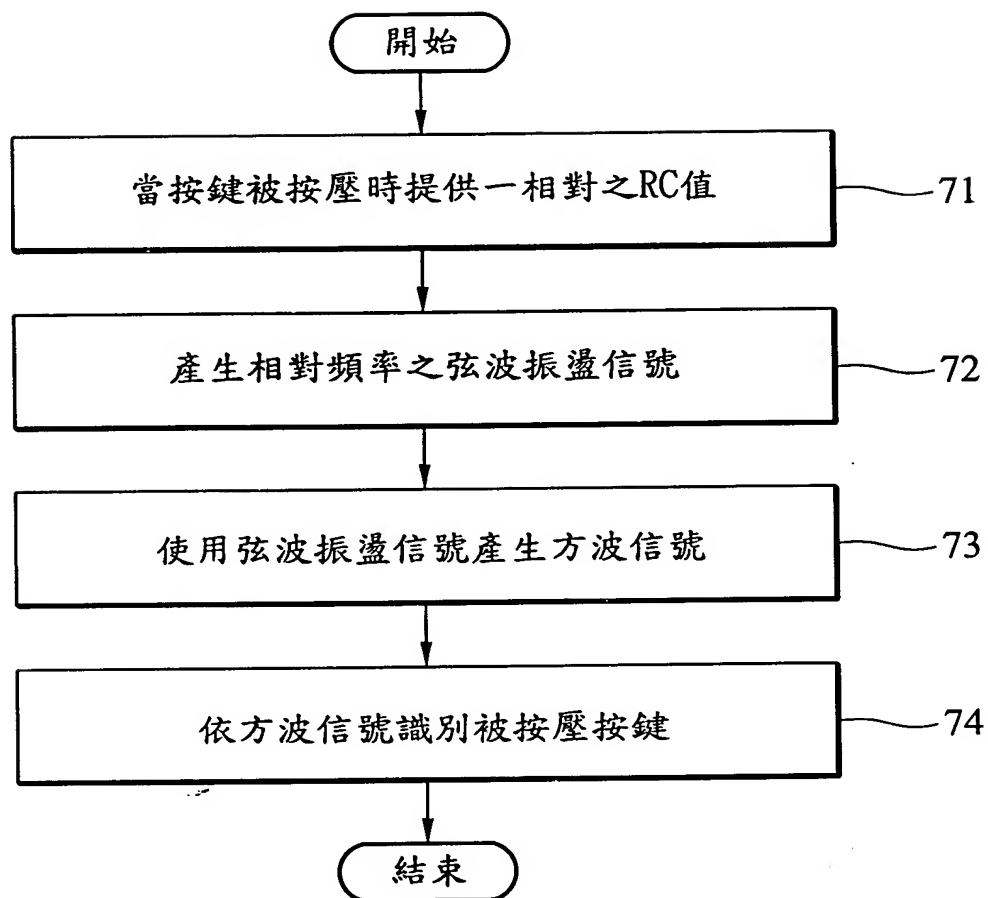




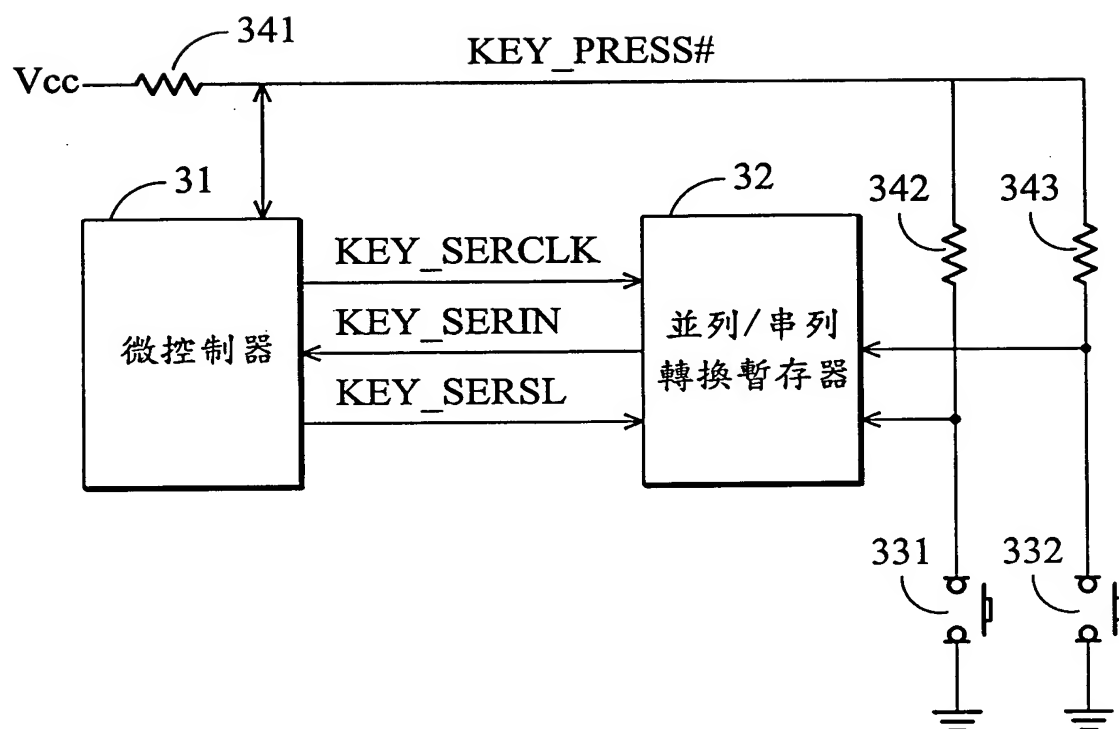
第 1 圖



第 2 圖



第 3 圖



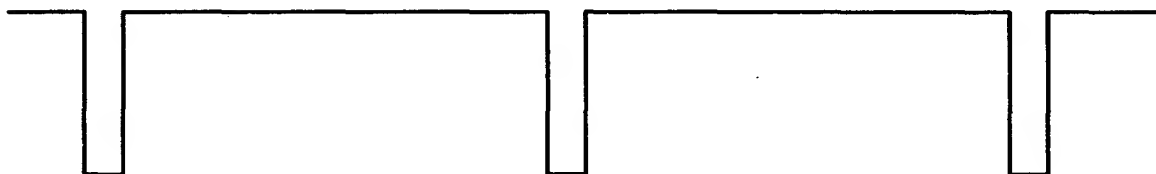
第 4 圖

KEY_PRESS#



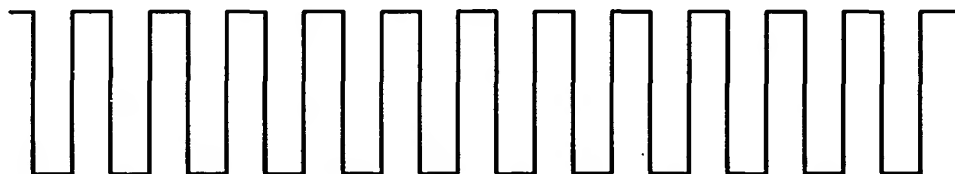
第 5A 圖

KEY_SERSL

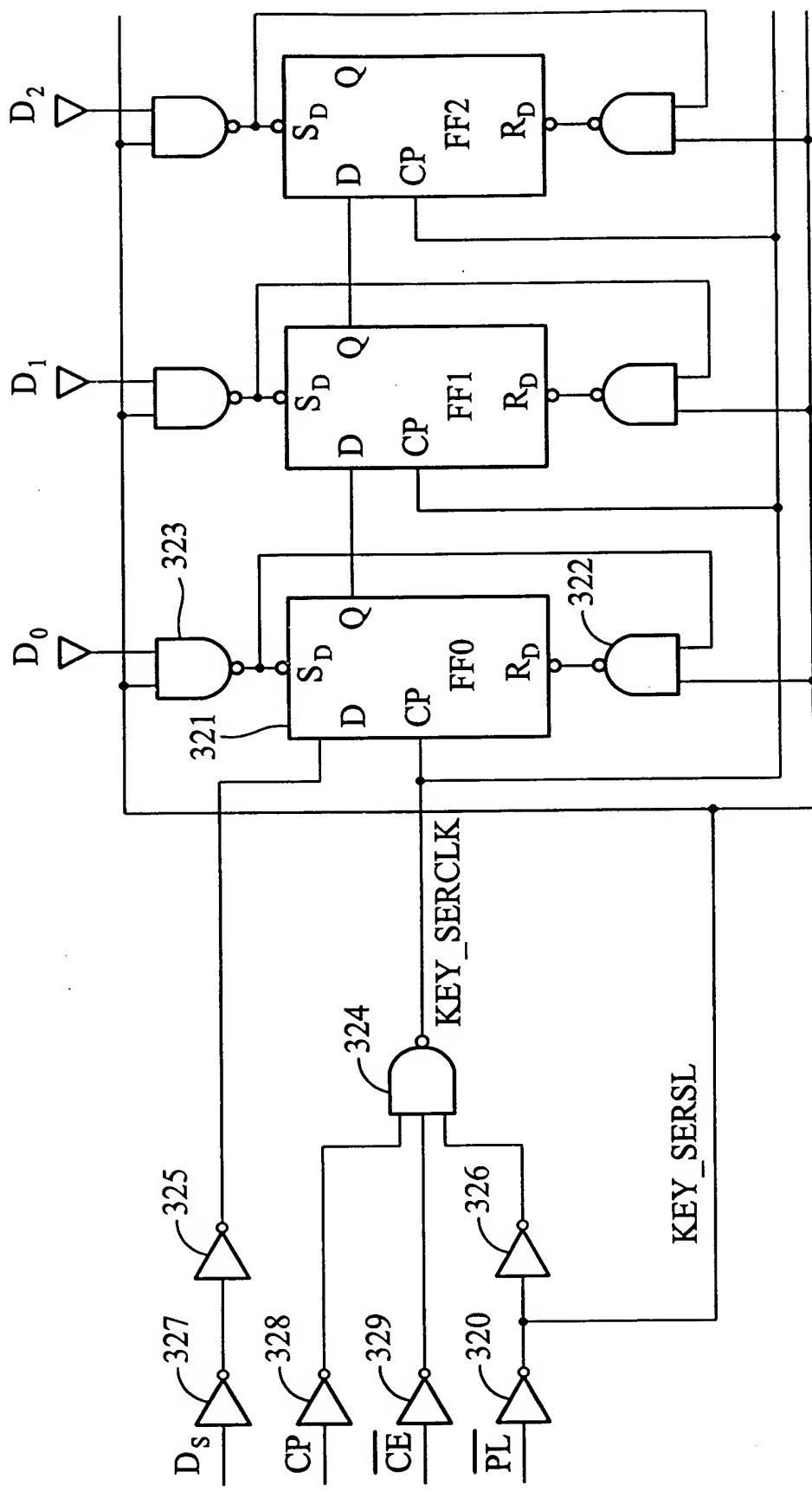


第 5B 圖

KEY_SERCLK

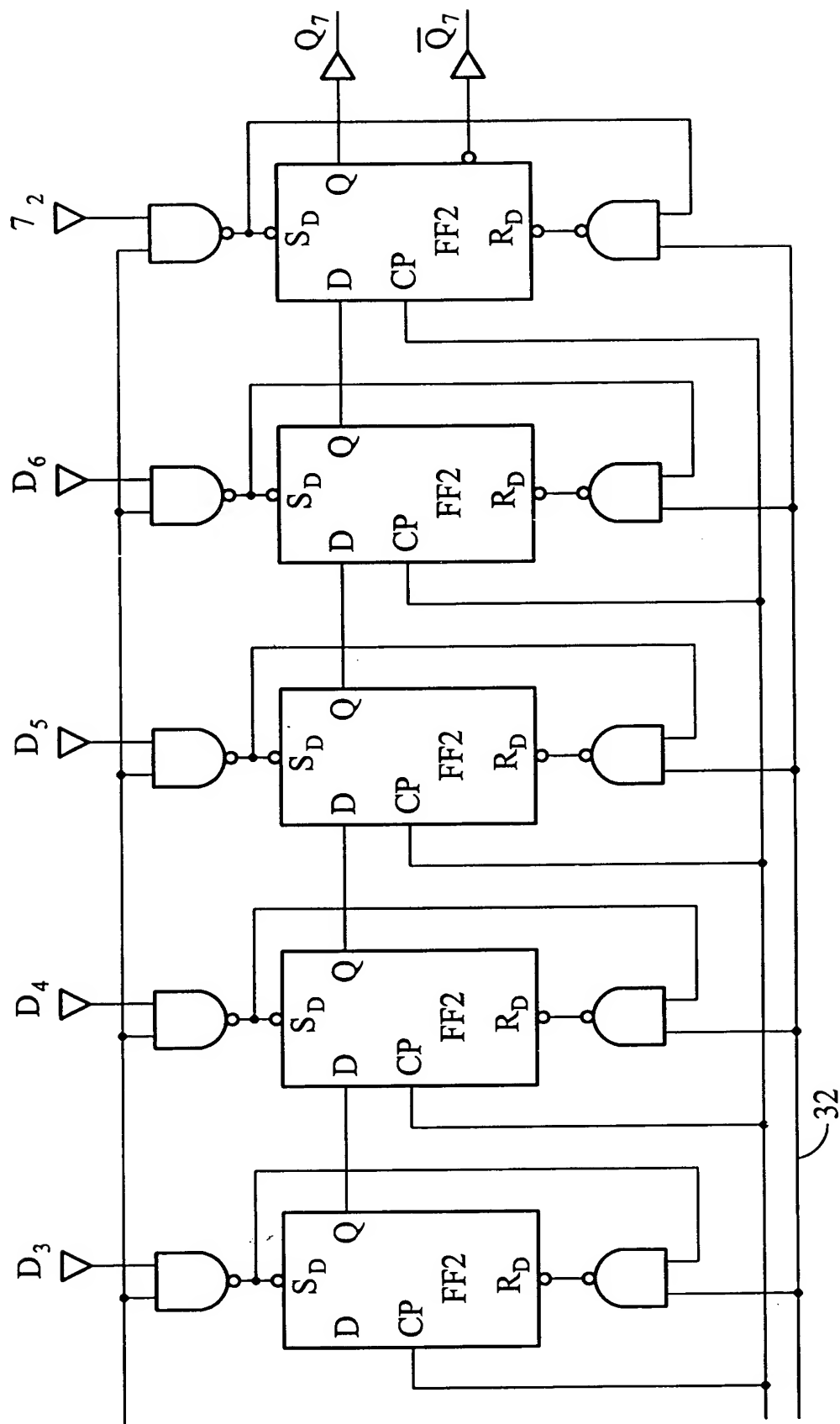


第 5C 圖

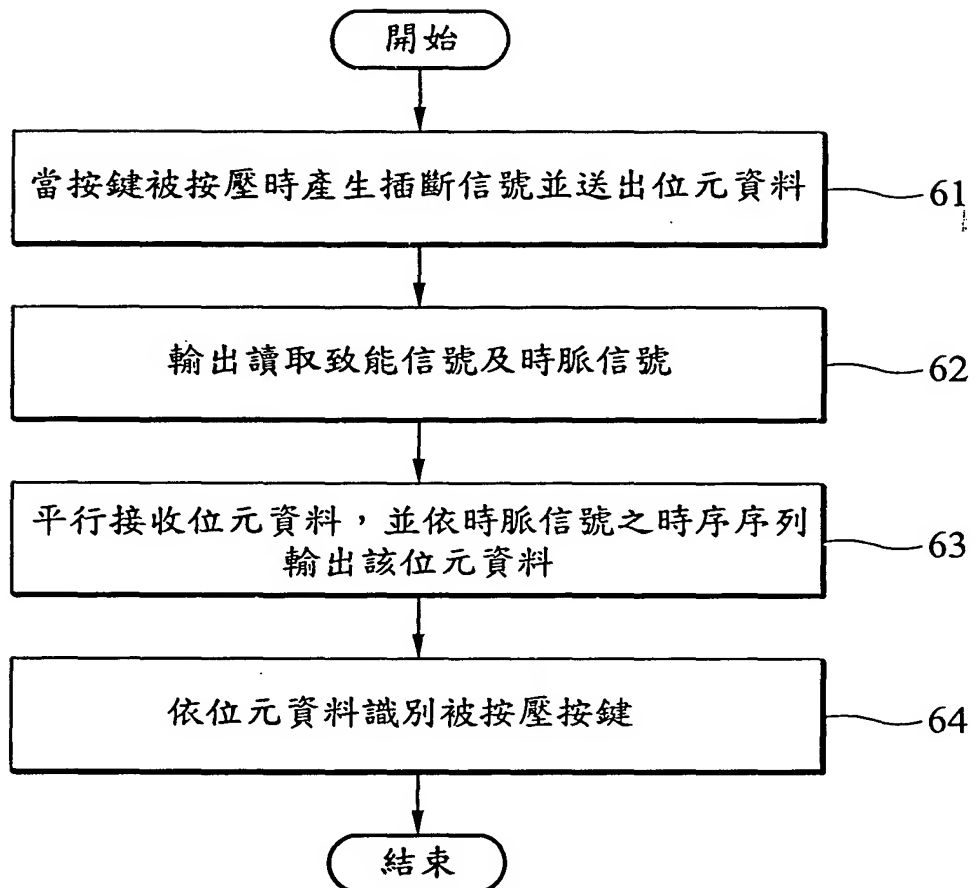


第6A圖

第6B圖



第6B圖

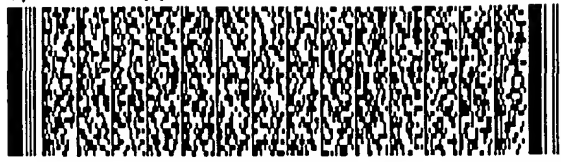


第 7 圖

第 1/20 頁



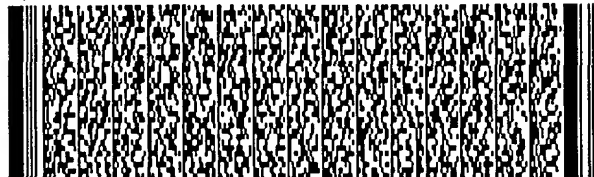
第 2/20 頁



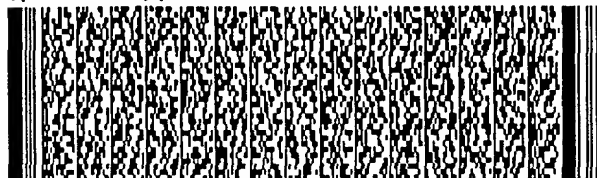
第 4/20 頁



第 4/20 頁



第 5/20 頁



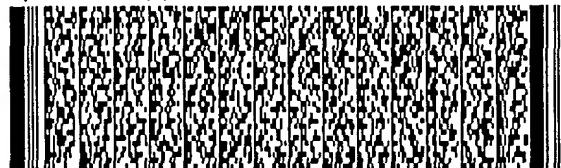
第 5/20 頁



第 6/20 頁



第 6/20 頁



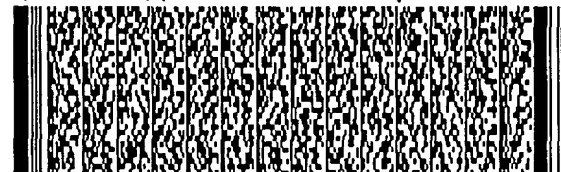
第 7/20 頁



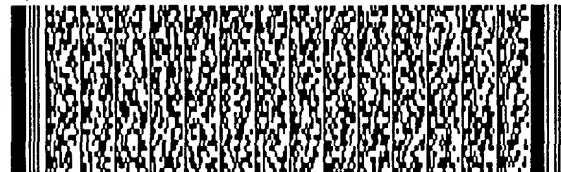
第 7/20 頁



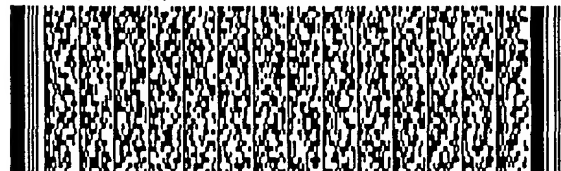
第 8/20 頁



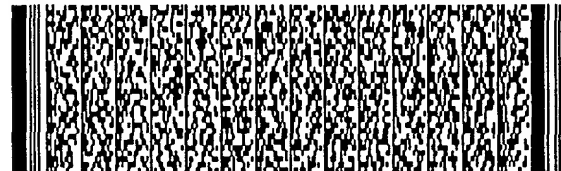
第 8/20 頁



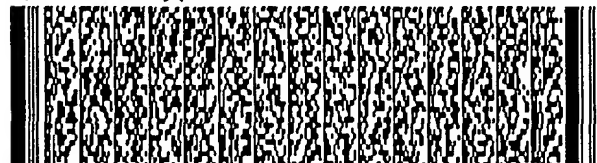
第 9/20 頁



第 9/20 頁



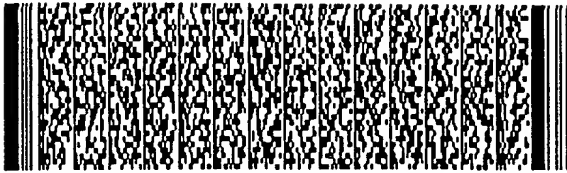
第 10/20 頁



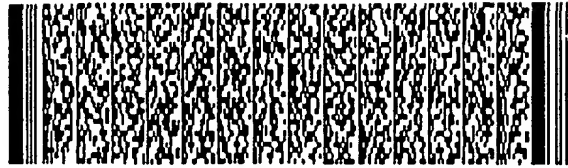
第 10/20 頁



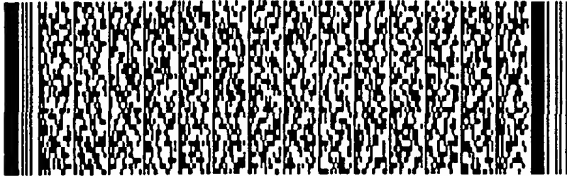
第 11/20 頁



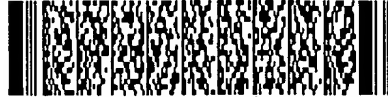
第 11/20 頁



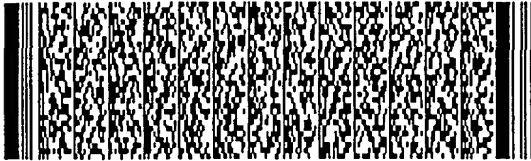
第 12/20 頁



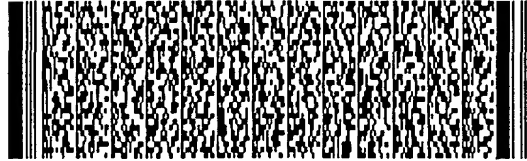
第 13/20 頁



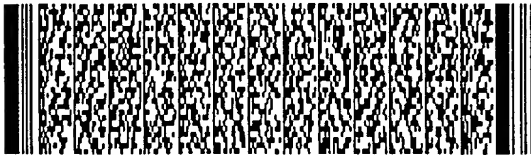
第 14/20 頁



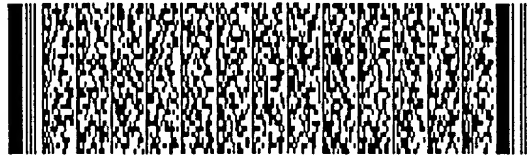
第 14/20 頁



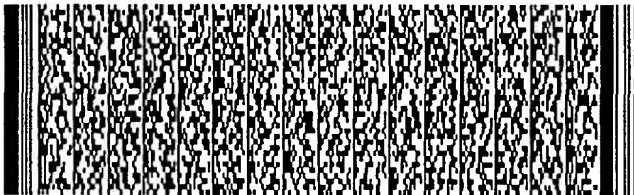
第 15/20 頁



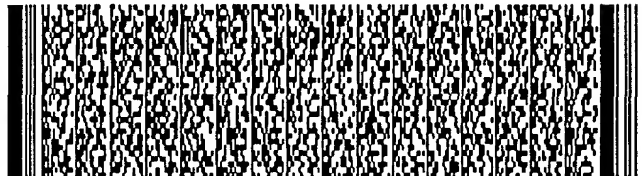
第 15/20 頁



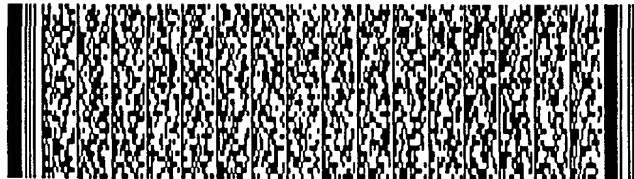
第 16/20 頁



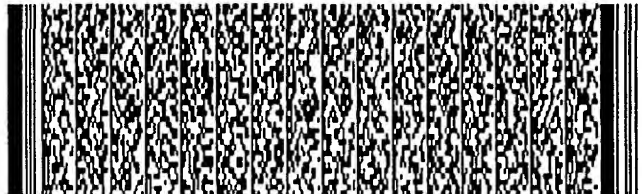
第 17/20 頁



第 18/20 頁



第 19/20 頁



第 20/20 頁

